

**Multichip-Schaltungsmodul und Verfahren zur Herstellung hierzu**

Die Erfindung betrifft ein Multichip-Schaltungsmodul mit einer Hauptplatine,  
5 mindestens einem auf der Hauptplatine montierten und mit der Hauptplatine  
elektrisch kontaktierten Trägersubstrat und mindestens einem Halbleiterchip  
auf dem Trägersubstrat, der mit dem Trägersubstrat elektrisch kontaktiert  
ist, wobei

- 10 - das Trägersubstrat mindestens eine Kavität an einer  
Montageoberfläche zur Aufnahme mindestens eines Halbleiterchips  
hat,
- in der Kavität Anschlusskontakte für zugeordnete Bumps des  
15 Halbleiterchips vorgesehen sind,
- der mindestens eine Halbleiterchip in Flip-Chip-Technik mit den  
Bumps an den Anschlusskontakten montiert ist, und
- 20 - die Montageoberfläche des Trägersubstrates auf eine  
Kontaktoberfläche der Hauptplatine aufgebracht ist, wobei ein  
Füllmaterial zwischen der Kontaktoberfläche der Hauptplatine und der  
Montageoberfläche des Trägersubstrates vorgesehen ist.

25 Die Erfindung betrifft weiterhin ein Verfahren zur Herstellung derartiger  
Multichip-Schaltungsmodule.

Multichip-Schaltungsmodule sind hinreichend beispielsweise aus der  
DE 100 11 005 A1 und der DE 100 41 770 A1 bekannt. Vor allem  
30 Hochfrequenzschaltungen im Frequenzbereich bis 100 GHz werden in Form  
derartiger Multichip-Schaltungsmodule realisiert. Die Multichip-

Schaltungsmodule bestehen hierbei aus einem Trägersubstrat, auf dem in Drahtbond- oder Flip-Chip-Technologie einzelne Halbleiterchips montiert werden. Geeignete Halbleiterchips können beispielsweise Millimeter Wave Monolithic Integrated Circuits MMIC sein. Das Trägersubstrat kann

5 weiterhin passive Schaltungskomponenten, beispielsweise auf der Oberfläche oder in tieferen Ebenen des Trägersubstrates haben. Für den Hochfrequenzeinsatz kann das Trägersubstrat beispielsweise eine Mehrlagenkeramik sein, wie z. B. Low Temperature Cofired Ceramics LTCC.

10

Die Trägersubstrate mit den passiven und aktiven Schaltungskomponenten bilden wiederum Submodule, die auf einem weiteren Substrat, der Hauptplatine, zusammengefasst werden. Die Submodule sind elektrisch mit der Hauptplatine und somit auch untereinander kontaktiert.

15

Zur Kontaktierung der Trägersubstrate mit der Hauptplatine ist beispielsweise die Ball-Grid-Array BGA-Verbindungstechnik aus der DE 199 31 004 A1 bekannt.

20

Das Multichip-Schaltungsmodul wird anschließend mit dielektrischen Füllmaterialien verkapselt, wie in der DE 101 16 510 A1 offenbart ist, oder mit einem Metallgehäuse abgeschirmt, wie in der DE 100 59 688 A1 beschrieben ist.

25

In der EP 0 900 477 B1 ist ein elektronisches Bauelement mit Oberflächenwellenfiltern beschrieben, bei dem ein Trägersubstrat in Flip-Chip-Technik auf einer Hauptplatine montiert ist. Auf die dem Verbindungsbereich zwischen Trägersubstrat und Hauptplatine abgewandte Seite des Trägersubstrates bis hin zur Hauptplatine ist eine metallische

Schutzschicht direkt aufgebracht, so dass ein dichter Verschluss zur Hauptplatine hin besteht.

Die Flip-Chip-Technik zur elektrischen Kontaktierung von Halbleiterchips auf  
5 ein Trägersubstrat bzw. eines Trägersubstrates auf eine Hauptplatine mit  
Hilfe von Bumps, die mit Anschlusskontakten verbunden werden, ist  
beispielsweise in der DE 100 41 695 A1, der DE 100 43 450 A1 und der  
DE 100 29 255 A1 beschrieben.

10 Zur Abschirmung der Multichip-Schaltungsmodule sind nachteilig  
zusätzliche Arbeitsschritte erforderlich.

In der DE 196 40 192 A1 ist ein Verfahren zur bumpfreien Flip-Chip-  
Montage von integrierten Schaltungen auf ein Substrat unter Verwendung  
15 anisotrop leitfähiger Klebstoffe beschrieben, die Lotpartikel zur  
metallurgischen Verbindung zwischen integrierten Schaltkreis und Substrat  
beschrieben.

Die JP 2003174141 A1 offenbart ein Multichip-Schaltungsmodul, bei dem  
20 ein Halbleiterchip mit Bumps verbunden ist, die auf einer Ebene eines  
Trägersubstrats zu Anschlusskontakten in Kavitäten des Trägersubstrats  
geleitet sind. Die Montageoberfläche des Trägersubstrats ist mit  
zwischenliegenden Füllmaterial mit der Kontaktoberfläche einer  
Hauptplatine verbunden, so dass der Halbleiterchip eingekapselt ist. Die  
25 elektrische Kontaktierung des Trägersubstrats erfolgt über die Kavitäten zur  
Hauptplatine.

Aufgabe der Erfindung ist es, ein verbessertes Multichip-Schaltungsmodul  
mit einem kostengünstigeren und gleichzeitig höher integrierten,  
30 kompakteren Aufbau zu schaffen.

Die Aufgabe der Erfindung ist es weiterhin, ein verbessertes Verfahren zur Herstellung eines solchen Multichip-Schaltungsmoduls zu schaffen.

- 5 Die Aufgabe wird mit dem gattungsgemäßen Multichip-Schaltungsmodul erfindungsgemäß dadurch gelöst, dass das Trägersubstrat mehrlagig mit sich quer durch mehrere Lagen erstreckende Verbindungsleitungen ist. Die mehrlagige Strukturierung des Trägersubstrates wird vorzugsweise ausschließlich zur passiven Integration des Multichip-Schaltungsmoduls  
10 beispielsweise für Leitungsführungen, Filter und Biasnetzwerke genutzt.

Die Aufgabe wird mit dem gattungsgemäßen Verfahren weiterhin erfindungsgemäß gelöst durch die Schritte:

- 15 a) Einlassen des mindestens einen Halbleiterchips in für die Halbleiterchips an einer Montageoberfläche des Trägersubstrates vorgesehene Kavitäten;
- b) Montieren des mindestens einen Halbleiterchips in Flip-Chip-  
20 Technik durch Kontaktierung von auf Anschlusskontakten in den Kavitäten aufliegenden Bumps der Halbleiterchips;
- c) Auftragen einer Füllmaterialschiicht auf die Kontaktoberfläche der Hauptplatine; und  
25
- d) Aufbringen des Trägersubstrates mit der Montageoberfläche auf die Kontaktoberfläche der Hauptplatine.

- Im Vergleich zu den herkömmlichen Herstellungsverfahren von Multichip-  
30 Schaltungsmodulen ist die Anzahl der Arbeitsschritte bei der Aufbau- und

Verbindungstechnik unter Anwendung von Standardtechnologien reduziert. Das Multichip-Schaltungsmodul lässt sich damit relativ preiswert herstellen und hat aufgrund der Kavitäten einen höher integrierten, kompakteren Aufbau.

5

Das Füllmaterial ist vorzugsweise ein anisotrop leitendes Material, wie beispielsweise eine anisotrop leitende Paste oder ein anisotrop leitender Film. Damit wird nicht nur eine Verkapselung und Abschirmung des Multichip-Schaltungsmoduls realisiert. Vielmehr werden im gleichen Arbeitsschritt zusätzlich alle Verbindungen zwischen dem Trägersubstrat und der Hauptplatine geschlossen. Durch den anisotropen Charakter des Füllmaterials ist eine Isolation benachbarter Leitungen gewährleistet.

Das Füllmaterial leitet dabei in Richtung der Auftragshöhe, d. h. in Richtung von der Hauptplatine zum Trägersubstrat. In der Fläche hingegen ist das anisotrope Füllmaterial isolierend.

Das Füllmaterial soll die Zwischenräume der Kavitäten nicht vollständig ausfüllen, um eine Benetzung der Oberfläche des Halbleiterchips und der Bumps mit Füllmaterial zu verhindern, so dass eine Veränderung der elektrischen Eigenschaften möglichst vermieden wird.

Die Erfindung wird nachfolgend anhand der beigefügten Zeichnungen beispielhaft näher erläutert. Es zeigen:

5    Figur 1 -    Skizze eines Trägersubstrates mit Halbleiterchips in Querschnittsansicht;

10    Figur 2-    Skizze des zum Aufsetzen auf eine Hauptplatine um 180° gedrehten Trägersubstrates mit elektrisch kontaktierten Halbleiterchips in Querschnittsansicht;

15    Figur 3 -    Skizze eines Multichip-Schaltungsmoduls mit auf die Hauptplatine aufgesetztem Trägersubstrat in Querschnittsansicht.

15    Die Figur 1 lässt eine Skizze eines mehrschichtigen Trägersubstrates 1 erkennen, das eine Vielzahl von Leiterbahnen 2 hat. An einer Montageoberfläche 3 des Trägersubstrates 1 sind Kavitäten 4 in Form von rechteckigen Aussparungen vorgesehen, in die Halbleiterchips 5 eingesetzt werden können. In den Kavitäten 4 sind entsprechend Anschlusskontakte 6 für Bumps 7 an der Unterseite der Halbleiterchips 5 vorgesehen. Mit Hilfe der Bumps 7 und der Anschlusskontakte 6 können die Halbleiterchips 5 in den Kavitäten 4 mit der bekannten Flip-Chip-Technik elektrisch kontaktiert werden. Als kostengünstige Realisierung mehrlagiger Trägersubstrate 1  
20    bietet sich insbesondere im Zusammenhang mit der Herstellung von Kavitäten 4 die LTCC-Technologie (Low Temperature Co-fired Ceramics) an.

30    An der Unterseite des Trägersubstrates 1, die der Montageoberfläche 3 gegenüber liegt, ist eine planare Antennenanordnung 8, z. B. eine Patch-

Antenne vorgesehen. Eine solche Konstruktion ist nunmehr möglich, da das Trägersubstrat 1 mit der Montageoberfläche 3 auf eine Hauptplatine montiert werden kann.

- 5 Bei den vertikalen Leiterbahnen 2 handelt es sich um sich quer durch mehrere Lagen des Trägersubstrates 1 erstreckende Verbindungsleitungen für HF- und DC-Signale. Die Leiterbahnen 2 können bspw. aus mindestens einem Leiter und ggf. mindestens einer zusätzlichen abschirmenden Durchführung bestehen. Die vertikale Leitungsführung kann auch in  
10 Hohlleitertechnik ausgeführt werden, wobei die vertikalen Durchkontaktierungen die leitenden Wände eines Hohlleiters bilden.

- Die Figur 2 lässt den Verfahrensschritt des Zusammenfügens des Trägersubstrates 1, das um 180° in Bezug auf das in der Figur 1  
15 dargestellte Trägersubstrat 1 gedreht ist, auf eine Hauptplatine 9 erkennen.

- Auf der Kontaktoberfläche 10 der Hauptplatine 9 ist ein Füllmaterial 11 in Form eines anisotrop leitenden Films, einer anisotrop leitenden Paste oder einer isotrop leitenden Klebeschicht aufgetragen.

- 20 Das Trägersubstrat 1 wird nunmehr mit der Montageoberfläche 3 auf die Kontaktoberfläche 10 mit dem Füllmaterial 11 gepresst. Dabei sind die Halbleiterchips 5 in Flip-Chip-Technik bereits elektrisch mit dem Trägersubstrat 1 kontaktiert. Die Leiterbahnen 2 zur elektrischen  
25 Kontaktierung der Halbleiterchips sind durch das mehrschichtige Trägersubstrat 1 an die Montageoberfläche 3 geführt und werden mit entsprechenden Leiterbahnen 12 in der Hauptplatine 9 elektrisch verbunden, wenn das Trägersubstrat 1 mit der Hauptplatine 9 durch das Füllmaterial 11 verklebt ist.

Die Figur 3 lässt ein entsprechendes fertiges Multichip-Schaltungsmodul mit Trägersubstrat 1 und Hauptplatine 9 im zusammengefügt Zustand erkennen. Durch den Einsatz von anisotrop leitendem Füllmaterial 11, das in Richtung der Schichtdicke des Füllmaterials 11, d. h. in Richtung von

5 Trägersubstrats 1 zur Hauptplatine 9 leitend und in Richtung der Fläche des Füllmaterials 11 isolierend ist, wird automatisch eine elektrische Verbindung der Leiterbahnen 2 und 12 hergestellt. Bei isotrop leitendem Füllmaterial werden Leiterbahnen 2, 12 an der Montageoberfläche 3 kurzgeschlossen, so dass keine Leitungsführung an der Montageoberfläche 3 vorgesehen

10 werden sollte. Kapselung und Wärmeableitung ist jedoch nach wie vor gegeben.

Durch die im Vergleich zu herkömmlichen Multichip-Schaltungsmodulen umgekehrte Befestigungsweise des Trägersubstrates 1 auf die Hauptplatine

15 9 mit der die Halbleiterchips 5 beinhaltenden Montageoberfläche 3 wird in einem Arbeitsschritt eine Verkapselung erreicht, die die Hochfrequenzeigenschaft des Multichip-Schaltungsmoduls jedoch nicht beeinflusst. Zudem wird die in den Halbleiterchips 5 erzeugte Verlustwärme unmittelbar an die Hauptplatine 9 abgeführt, so dass zusätzliche

20 platzraubende Durchkontaktierungen zur Abfuhr von Verlustwärme nicht erforderlich sind.

Durch Auswahl der Schichtdicke des Füllmaterials 11 derart, dass beim Absetzen des Trägersubstrates 1 mit Standard-Positioniergeräten ein

25 komplettes Füllen der Zwischenräume der Kavitäten 4 vermieden wird, kann eine Versiegelung der Halbleiterchips erreicht werden, ohne dass die Chip-Oberfläche mit Bumps 7 und Füllmaterial 11 benetzt werden. Nach dem abschließenden Aushärten des Füllmaterials 11 wird eine dauerhafte störungsfreie Verkapselung und Abschirmung sichergestellt.



Die Hauptplatine 9 kann je nach Auswahl des Füllmaterials 11 und der gewünschten Anwendung ein ein- oder mehrlagiges Substratmaterial oder eine Metallplatte sein.

- 5 Wenn lediglich eine störungsfreie Kapselung und eine gute thermische Abfuhr erzielt werden soll, bietet sich eine Metallplatte an. Für komplexere Anordnungen kann die Hauptplatine 9 ebenfalls eine beliebige Kombination aus mehrlagigem Substrat und ggf. strukturierter Metallplatte sein.
- 10 Durch Herstellung des Multichip-Schaltungsmoduls in einer geeigneten Atmos-phäre kann in den Kavitäten 4 nicht nur Luft, sondern ein beliebiges (Schutz-) Gas eingeschlossen werden.

## Patentansprüche

1. Multichip-Schaltungsmodul mit einer Hauptplatine (9), mindestens  
einem auf der Hauptplatine (9) montierten und mit der Hauptplatine  
5 (9) elektrisch kontaktierten Trägersubstrat (1), und mit mindestens  
einem Halbleiterchip (5) auf dem Trägersubstrat (1), der mit dem  
Trägersubstrat (1) elektrisch kontaktiert ist, **wobei**
- das Trägersubstrat (1) mindestens eine Kavität (4) an einer  
10 Montageoberfläche zur Aufnahme mindestens eines  
Halbleiterchips (5) hat,
  - in der Kavität (4) Anschlusskontakte (6) für zugeordnete  
Bumps (7) des Halbleiterchips (5) vorgesehen sind,
  - 15 - der mindestens eine Halbleiterchip (5) in Flip-Chip-Technik mit  
den Bumps (7) an den Anschlusskontakten (6) montiert ist,  
und
  - die Montageoberfläche (3) des Trägersubstrates (1) auf eine  
20 Kontaktoberfläche (10) der Hauptplatine (9) aufgebracht ist,  
wobei ein Füllmaterial (11) zwischen der Kontaktoberfläche  
(10) der Hauptplatine (9) und der Montageoberfläche (3) des  
Trägersubstrates (1) vorgesehen ist, **dadurch gekennzeichnet,**  
25 **dass** das Trägersubstrat (1) mehrlagig mit sich quer durch  
mehrere Lagen erstreckende Leiterbahnen (2) ist und das  
Füllmaterial (11) die Halbleiterchips (5) in den Kavitäten (4)  
rückseitig kontaktiert, ohne die Anschlusskontakte (6) und  
Bumps (7) zu umschließen.

2. Multichip-Schaltungsmodul nach Anspruch 1, **dadurch gekennzeichnet, dass** das Füllmaterial (11) ein anisotrop leitendes Material, beispielsweise eine anisotrop leitende Paste oder ein anisotrop leitender Film ist.  
5
3. Multichip-Schaltungsmodul nach Anspruch 1 oder 2, **dadurch gekennzeichnet, dass** das Füllmaterial (11) die Zwischenräume der Kavitäten (4) nicht vollständig ausfüllt.
- 10 4. Multichip-Schaltungsmodul nach einem der vorhergehenden Ansprüche, **dadurch gekennzeichnet, dass** Leiterbahnen (2) des Trägersubstrates (1) an die Montageoberfläche (3) geführt und mit Leiterbahnen (12) der Hauptplatine (9) elektrisch und mechanisch zur gleichzeitigen Signalführung, Wärmeableitung, Kapselung und  
15 Abschirmung verbunden sind.
5. Multichip-Schaltungsmodul nach einem der vorhergehenden Ansprüche, **gekennzeichnet durch** eine planare Antennenanordnung (8) auf der Unterseite des Trägersubstrates (1), die der  
20 Montageoberfläche (3) gegenüberliegt.
6. Multichip-Schaltungsmodul nach einem der vorhergehenden Ansprüche, **dadurch gekennzeichnet, dass** das Trägersubstrat (1) eine Mehrlagenkeramik, insbesondere eine Low Temperature Co-fired Ceramic (LTCC) ist.  
25
7. Verfahren zur Herstellung von Multichip-Schaltungsmodulen nach einem der vorhergehenden Ansprüche mit den Schritten:

- a) Einlassen des mindestens einen Halbleiterchips (5) in für die Halbleiterchips (3) an einer Montageoberfläche (3) des Trägersubstrates (1) vorgesehene Kavitäten (4);
- 5 b) Montieren des mindestens einen Halbleiterchips (5) in Flip-Chip-Technik durch Kontaktierung von auf Anschlusskontakten (6) in den Kavitäten (4) aufliegenden Bumps (7) der Halbleiterchips (5);
- 10 c) Auftragen einer Füllmaterialschiht (11) auf die Kontaktoberfläche (10) der Hauptplatine (9); und
- d) Aufbringen des Trägersubstrates (1) mit der Montageoberfläche (3) auf die Kontaktoberfläche (10) der Hauptplatine (9).
- 15
8. Verfahren nach Anspruch 7 **gekennzeichnet durch** Auftragen eines anisotrop leitenden Füllmaterials (11), insbesondere einer Paste oder eines Films, als Füllmaterial (11) auf die Kontaktoberfläche.
- 20
9. Verfahren nach Anspruch 7 oder 8, **gekennzeichnet durch** Auftragen der Füllmaterialschiht (11) in einer derart angepassten Schichtstärke, dass Zwischenräume der Kavitäten (4) mit dem Füllmaterial (11) nicht vollständig ausgefüllt werden.
- 25
10. Verfahren nach einem der Ansprüche 7 bis 9, **gekennzeichnet durch** elektrisches Verbinden von sich quer durch mehrere Lagen des Trägersubstrates (1) erstreckende Leiterbahnen (2), die an die Montageoberfläche (3) geführt sind, mit Leiterbahnen (12) der Hauptplatine (9).
- 30

11. Verfahren nach einem der Ansprüche 7 bis 10, gekennzeichnet durch Herstellung in einer Gasatmosphäre zum Einschließen von Gas in die Kavitäten (4).

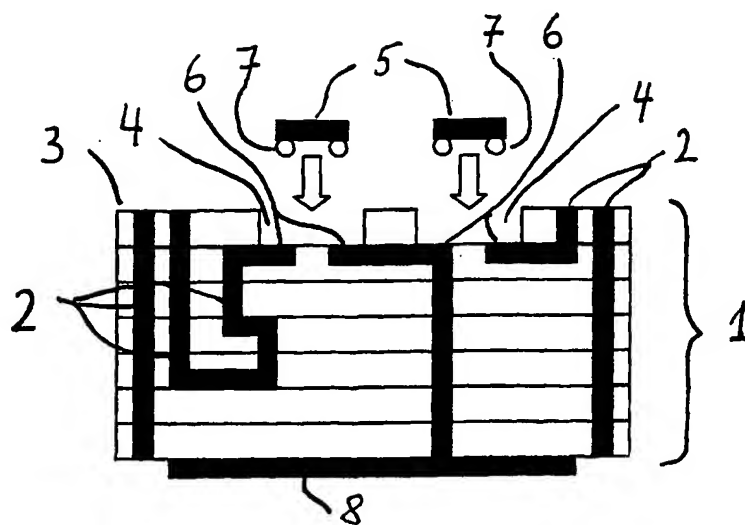


Fig. 1

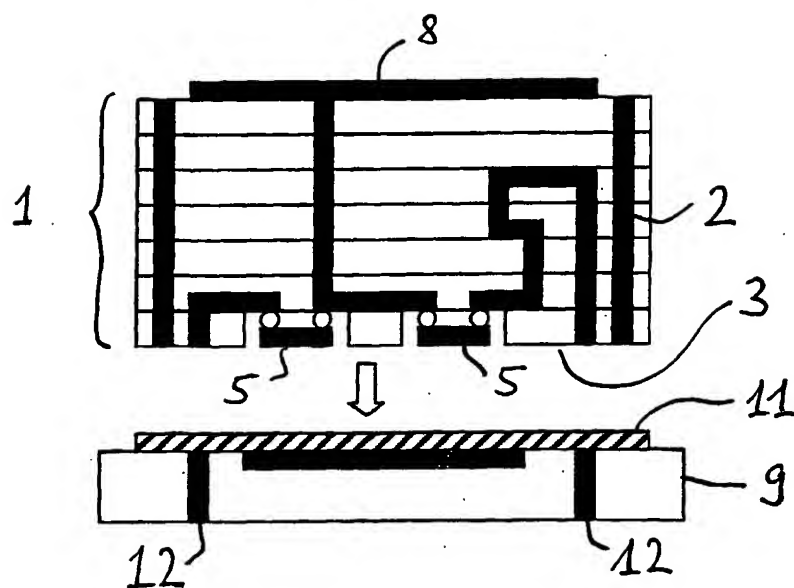


Fig. 2

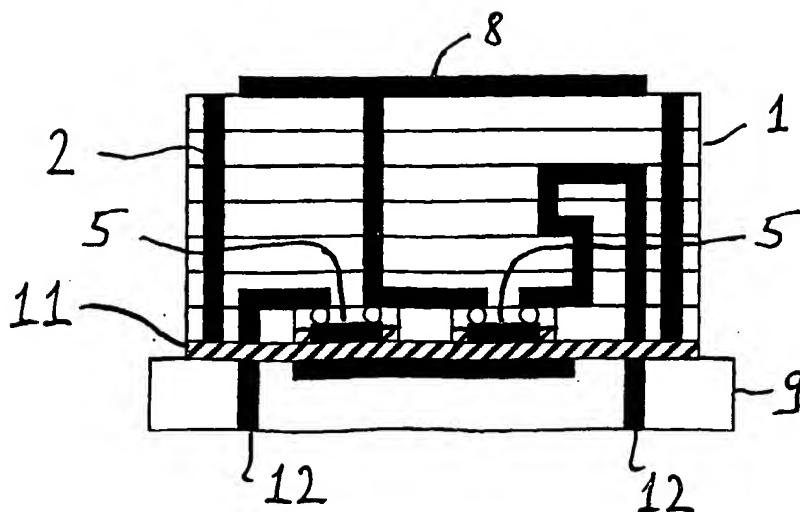


Fig. 3

## INTERNATIONAL SEARCH REPORT

International Application No  
PCT/DE2004/001576

**A. CLASSIFICATION OF SUBJECT MATTER**  
IPC 7 H01L23/373

According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**

Minimum documentation searched (classification system followed by classification symbols)

IPC 7 H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

EPO-Internal, WPI Data, PAJ

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	US 2003/128080 A1 (PIEL PIERRE-MARIE ET AL) 10 July 2003 (2003-07-10) paragraph '0016! - paragraph '0026!; figures 1,2	1-11
Y	WO 99/14806 A (BOSCH GMBH ROBERT ; HOEBEL ALBERT ANDREAS (DE); GOEBEL ULRICH (DE); HU) 25 March 1999 (1999-03-25) page 5 - page 8; figure 2	1-11
A	US 5 983 974 A (SYLVESTER MARK F) 16 November 1999 (1999-11-16) column 9, line 5 - column 10, line 5; figure 2	1-11

☐ Further documents are listed in the continuation of box C

☒ Patent family members are listed in annex

\* Special categories of cited documents

\*A\* document defining the general state of the art which is not considered to be of particular relevance

\*E\* earlier document but published on or after the international filing date

\*L\* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

\*O\* document referring to an oral disclosure, use, exhibition or other means

\*P\* document published prior to the international filing date but later than the priority date claimed

\*T\* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

\*X\* document of particular relevance, the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

\*Y\* document of particular relevance, the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

\*A\* document member of the same patent family

Date of the actual completion of the international search

19 January 2005

Date of mailing of the international search report

31/01/2005

Name and mailing address of the ISA

European Patent Office, P. B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,  
Fax (+31-70) 340-3016

Authorized officer

Stirn, J-P

# BEST AVAILABLE COPY

## INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No

PCT/DE2004/001576

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 2003128080 A1	10-07-2003	EP 1472726 A1 WO 03060998 A1 US 2004198012 A1	03-11-2004 24-07-2003 07-10-2004
WO 9914806 A	25-03-1999	DE 19740330 A1 WO 9914806 A1 DE 19881347 D2 JP 2001516972 T US 2003148070 A1	25-03-1999 25-03-1999 15-06-2000 02-10-2001 07-08-2003
US 5983974 A	16-11-1999	US 5838063 A AU 4904597 A JP 2000505247 T WO 9820544 A1	17-11-1998 29-05-1998 25-04-2000 14-05-1998



## INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen  
PCT/DE2004/001576A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES  
IPK 7 H01L23/373

Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

## B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)

IPK 7 H01L

Recherchierte aber nicht zum Mindestprüfstoff gehorende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal, WPI Data, PAJ

## C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
Y	US 2003/128080 A1 (PIEL PIERRE-MARIE ET AL) 10. Juli 2003 (2003-07-10) Absatz '0016! - Absatz '0026!; Abbildungen 1,2	1-11
Y	WO 99/14806 A (BOSCH GMBH ROBERT ; HOEBEL ALBERT ANDREAS (DE); GOEBEL ULRICH (DE); HU) 25. März 1999 (1999-03-25) Seite 5 - Seite 8; Abbildung 2	1-11
A	US 5 983 974 A (SYLVESTER MARK F) 16. November 1999 (1999-11-16) Spalte 9, Zeile 5 - Spalte 10, Zeile 5; Abbildung 2	1-11

☐ Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen☒ Siehe Anhang Patentfamilie

\* Besondere Kategorien von angegebenen Veröffentlichungen

\*A\* Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

\*E\* älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

\*L\* Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

\*O\* Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

\*P\* Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

\*T\* Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

\*X\* Veröffentlichung von besonderer Bedeutung, die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderscher Tätigkeit beruhend betrachtet werden

\*Y\* Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderscher Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

\*Z\* Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

19. Januar 2005

Absendedatum des internationalen Recherchenberichts

31/01/2005

Name und Postanschrift der Internationalen Recherchenbehörde

Europäisches Patentamt, P B 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel (+31-70) 340-2040, Tx 31 651 epo nl,  
Fax (+31-70) 340-3016

Bevollmächtigter Bediensteter

Stirn, J-P

## INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichung, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/DE2004/001576

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
US 2003128080 A1	10-07-2003	EP 1472726 A1	03-11-2004
		WO 03060998 A1	24-07-2003
		US 2004198012 A1	07-10-2004
WO 9914806 A	25-03-1999	DE 19740330 A1	25-03-1999
		WO 9914806 A1	25-03-1999
		DE 19881347 D2	15-06-2000
		JP 2001516972 T	02-10-2001
		US 2003148070 A1	07-08-2003
US 5983974 A	16-11-1999	US 5838063 A	17-11-1998
		AU 4904597 A	29-05-1998
		JP 2000505247 T	25-04-2000
		WO 9820544 A1	14-05-1998